

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-037072

(43)Date of publication of application : 02.02.2000

(51)Int.Cl. H02M 3/155
H02M 7/217

(21)Application number : 10-203458

(71)Applicant : TOSHIBA CORP
TOSHIBA AVE CO LTD

(22)Date of filing : 17.07.1998

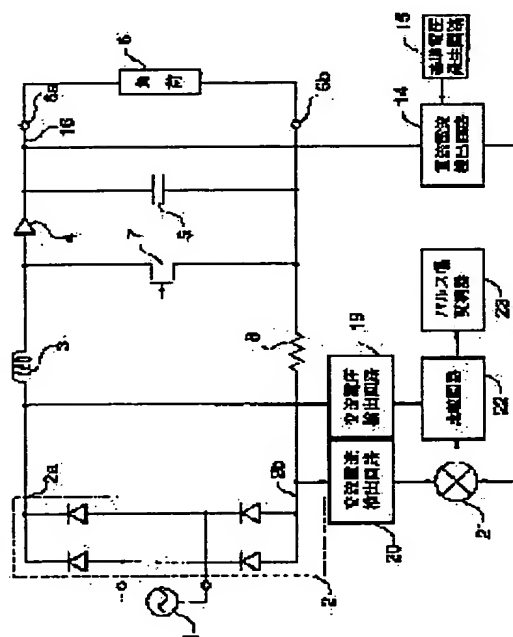
(72)Inventor : SUMIYOSHI HAJIME
OKADA TOSHIMITSU

(54) POWER CONVERTING CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a power converting circuit capable of bringing power factor closer and closer to 1, suppressing the higher harmonic distortion of input power, and outputting stable DC voltage at the time of start-up or no-load.

SOLUTION: A rectifier 2 outputs AC voltage whose input AC signal is full-wave rectified. A coil 3, a diode 4, a capacitor 5, and a MOSFET switch 7 convert the input AC power into output DC power to supply it to a DC load 6. A multiplier 21 attenuates for controlling an AC current similar signal obtained from an AC current detecting circuit 20 based on the signal proportional to DC output obtained from a DC voltage detecting circuit 14. A comparing circuit 22 compares the attenuated and controlled AC current similar signal with the AC voltage similar signal obtained from an AC current detecting circuit 19, and its error output controls driving of a pulse width modulator 23. The pulse width modulator 23 outputs a duty pulse corresponding to the error output and controls the MOSFET switch 7.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-37072

(P 2000-37072 A)

(43) 公開日 平成12年2月2日 (2000. 2. 2)

(51) Int. Cl. 7

識別記号

F I

テーマコード (参考)

H 0 2 M 3/155
7/217

H 0 2 M 3/155
7/217

F 5H006
5H730

審査請求 未請求 請求項の数 3

O L

(全 6 頁)

(21) 出願番号 特願平10-203458

(22) 出願日 平成10年7月17日 (1998. 7. 17)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71) 出願人 000221029

東芝エー・ブイ・イー株式会社

東京都港区新橋3丁目3番9号

(72) 発明者 住吉 肇

東京都港区新橋3丁目3番9号 東芝エー・

ブイ・イー株式会社内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

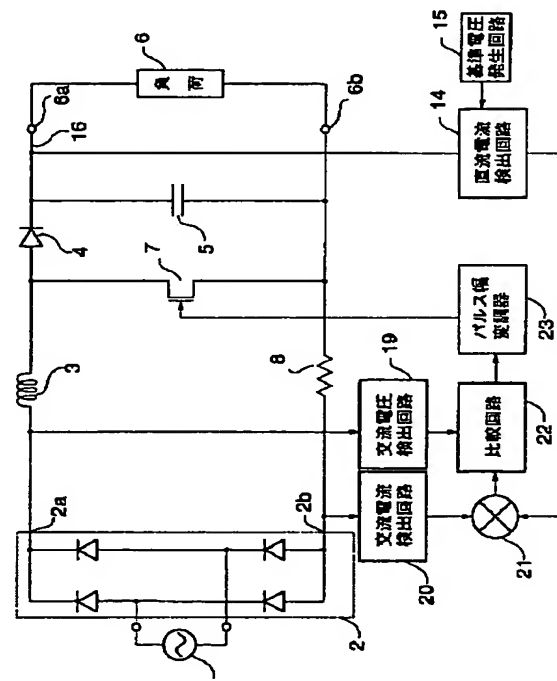
最終頁に続く

(54) 【発明の名称】 電力変換回路

(57) 【要約】

【課題】 力率を限りなく 1 に近づけ、入力電流の高調波歪みを抑圧し、かつ起動時や無負荷時に安定した直流電圧出力が可能な電力変換回路を提供すること。

【解決手段】 整流器 2 は入力交流信号を全波整流した交流電圧を出力する。コイル 3 とダイオード 4 とコンデンサ 5 と MOSFET スイッチ 7 により、入力交流電力を出力直流電力に変換し、直流負荷 6 に供給する。直流電圧検出回路 14 により得られる直流出力に比例した信号により、交流電流検出回路 20 で得られる交流電流相似信号を、乗算器 21 により減衰制御する。この減衰制御された交流電流相似信号と、交流電圧検出回路 19 で得られる交流電圧相似信号とを比較回路 22 により比較し、その誤差出力は、パルス幅変調器 23 の駆動を制御する。パルス幅変調器 23 は、上記誤差出力に応じたデューティパルスを出力し、MOSFET スイッチ 7 を制御する。



【特許請求の範囲】

【請求項 1】 負荷端子間に接続される直流負荷に印加する、交流入力電力を直流出力電力に変換する電力変換回路において、

交流入力電力を受ける入力、及び全波整流された交流電圧を発生する出力を有する整流器と、

前記整流器の出力と負荷端子の一方の間に直列に接続された昇圧コイル及びダイオードと、

前記負荷端子の間に接続されたコンデンサと、

前記整流器の出力の間に前記昇圧コイルと直列に接続されるスイッチング回路及び抵抗と、

前記昇圧コイルを流れる電流に相似した第 1 の信号を発生する電流検出回路と、

前記全波整流された交流電圧に相似した第 2 の信号を発生する電圧検出回路と、

前記負荷端子に現れる直流電圧に相似した第 3 の信号を発生する電圧検出回路と、

前記第 1 の信号と第 3 の信号との積に相当する第 4 の信号を発生する乗算器と、

前記第 2 の信号と前記第 4 の信号との差を表す第 5 の信号を発生する比較回路と、

前記第 5 の信号に応じてパルス幅を変化させた第 6 の信号を発生するパルス幅変調器とを具備し、

前記第 6 の信号によるパルス幅出力の期間に前記スイッチング回路を導通させ、前記コイルに流れる電流波形を前記全波整流された交流電圧の波形と同形になるようにすることを特徴とする電力変換回路。

【請求項 2】 前記乗算器は、前記第 3 の信号に応じて前記第 1 の信号の増幅または減衰を行い、第 4 の信号を出力することを特徴とする請求項 1 記載の電力変換回路。

【請求項 3】 パルス幅出力を有する第 6 の信号の周波数が、外部からの一定の周波数信号に同期しており、その周波数は交流入力電力の周波数を越えていることを特徴とする請求項 1 記載の電力変換回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、交流入力電力を直流出力電力に変換する電力変換回路に関する。

【0002】

【従来の技術】 図 5 は、従来の昇圧型 AC/DC コンバータを示す回路ブロック図である。交流信号 1 を入力する整流器 2 の出力端子 (2 a, 2 b) 間と、直流負荷 6 の端子 (6 a, 6 b) 間との間において、昇圧コイル 3 と、ダイオード 4 と、出力コンデンサ 5 及び電流分路スイッチ 7 により、AC/DC コンバータを構成している。

【0003】 整流器 2 の一方出力端子 2 a と直流負荷 6 の一方端子 6 a との間に昇圧コイル 3 とダイオード 4 が直列接続されている。整流器 2 の他方出力端子 2 b と直

流負荷 6 の他方端子 6 b 間には抵抗 8 が接続されている。

直流負荷 6 の端子 (6 a, 6 b) 間にはコンデンサ 5 が接続されている。

【0004】 昇圧コイル 3 とダイオード 4 の接続点と、直流負荷 6 の他方端子 6 b と抵抗 8 の接続点の間に昇圧コイル 3 と直列に接続する電流分路スイッチ (MOSFET スイッチ) 7 の導通路が設けられている。

【0005】 上記 MOSFET スイッチ 7 の導通期間を制御するパルス幅変調器を含む制御機構が設けられている。交流電圧検出回路 9 は、整流器 2 の一方出力端子 2 a の信号を入力する。交流電圧検出回路 9 の出力は乗算器 11 の一方入力に供給される。

【0006】 直流電圧検出回路 14 は、ダイオード 4 と直流負荷 6 の一方端子 6 a の接続点である直流出力端子 16 の信号を入力する。直流電圧検出回路 14 には基準電圧発生回路 15 による基準電圧が供給される。これにより、直流電圧検出回路 14 は、基準電圧と比較して得られる直流出力に比例した信号出力を得る。この直流電圧検出回路 14 の出力は、乗算器 11 の他方入力に供給される。

【0007】 交流電流検出回路 10 は、整流器 2 の他方出力端子 2 b の信号を入力する。交流電流検出回路 10 の出力と上記乗算器 11 の出力は、比較回路 12 のそれぞれの入力となる。比較回路 12 の出力はパルス幅変調器 13 に入力される。このパルス幅変調器 13 の出力が MOSFET スイッチ 7 のゲートを制御する。

【0008】 パルス幅変調器 13 は、MOSFET スイッチ 7 に対して、比較回路 12 による交流電流検出回路 10 の出力と乗算器 11 の出力との差信号に応じたデューティパルスを提供する。デューティパルスは、入力交流電圧及び直流負荷電圧の変動に対して一定周期で連続的に補償するパルス幅制御信号である。このような構成により、交流電流波形が交流電圧波形に一致するように制御される。

【0009】

【発明が解決しようとする課題】 上記構成では、パルス幅制御を行う制御信号が、交流電圧検出回路 9 による入力電圧と、直流電圧検出回路 14 による出力電圧との積に比例したものとなる (電圧の 2 乗特性となってい

る)。起動時や無負荷状態では、入力交流電流はほぼ 0 なので入力交流電流検出ができないことを考慮すると、上記構成の場合、出力電圧が出力電圧自身で決まることになる。この結果、起動時等で、出力電圧が変動し、不安定状態にあると、不安定状態を持続してしまう問題がある。

【0010】 この発明は、上記のような事情を考慮してなされたものであり、その課題は、力率を限りなく 1 に近づけ、入力電流の高調波歪みを抑圧することはもとより、起動時や無負荷時の条件においても安定した直流電圧出力が可能な電力変換回路を提供することである。

【0011】

【課題を解決するための手段】この発明では、負荷端子間に接続される直流負荷に印加する、交流入力電力を直流出力電力に変換する電力変換回路において、交流入力電力を受ける入力、及び全波整流された交流電圧を発生する出力を有する整流器と、前記整流器の出力と負荷端子の一方の間に直列に接続された昇圧コイル及びダイオードと、前記負荷端子の間に接続されたコンデンサと、前記整流器の出力の間に前記昇圧コイルと直列に接続されるスイッチング回路及び抵抗と、前記昇圧コイルを流れる電流に相似した第1の信号を発生する電流検出回路と、前記全波整流された交流電圧に相似した第2の信号を発生する電圧検出回路と、前記負荷端子に現れる直流電圧に相似した第3の信号を発生する電圧検出回路と、前記第1の信号と第3の信号との積に相当する第4の信号を発生する乗算器と、前記第2の信号と前記第4の信号との差を表す第5の信号を発生する比較回路と、前記第5の信号に応じてパルス幅を変化させた第6の信号を発生するパルス幅変調器とを具備し、前記第6の信号によるパルス幅出力の期間に前記スイッチング回路を導通させ、前記コイルに流れる電流波形を前記全波整流された交流電圧の波形と同形になるようにすることを特徴とする。

【0012】この発明では、起動時や無負荷状態において、入力交流電流はほぼゼロで入力交流電流検出ができなくても、パルス幅制御を行う制御信号は、入力電圧に比例したものとなる（電圧の1乗特性）。この場合、出力電圧は入力電圧に依存したものとなり、出力電圧は安定度がよい。

【0013】

【発明の実施の形態】図1は、この発明の電力変換回路に係る昇圧型AC/DCコンバータを示す回路ブロック図である。交流入力1が入力される整流器2の出力端子（2a、2b）間と、直流負荷6の端子（6a、6b）間との間において、昇圧コイル3と、ダイオード4と、出力コンデンサ5及び電流分路スイッチ7により、AC/DCコンバータを構成している。

【0014】整流器2の一方出力端子2aと直流負荷6の一方端子6aとの間に昇圧コイル3とダイオード4が直列接続されている。整流器2の他方出力端子2bと直流負荷6の他方端子6b間には抵抗8が接続されている。直流負荷6の端子（6a、6b）間にはコンデンサ5が接続されている。

【0015】昇圧コイル3とダイオード4の接続点と、直流負荷6の他方端子6bと抵抗8の接続点の間に昇圧コイル3と直列に接続する電流分路スイッチ（MOSFETスイッチ）7の導通路が設けられている。

【0016】上記MOSFETスイッチ7の導通期間を制御するパルス幅変調器を含む制御機構が設けられている。交流電流検出回路20は、整流器2の他方出力端子

2bの信号を入力する。交流電流検出回路20の出力は乗算器21の一方入力に供給される。

【0017】直流電圧検出回路14は、ダイオード4と直流負荷6の一方端子6aの接続点である直流出力端子16の信号を入力する。直流電圧検出回路14には基準電圧発生回路15による基準電圧が供給される。これにより、直流電圧検出回路14は、基準電圧と比較して得られる直流出力に比例した信号出力を得る。この直流電圧検出回路14の出力は、乗算器21の他方入力に供給される。

【0018】交流電圧検出回路19は、整流器2の一方出力端子2aの信号を入力する。交流電圧検出回路19の出力と上記乗算器21の出力は、比較回路22のそれぞれの入力となる。比較回路22の出力はパルス幅変調器23に入力される。このパルス幅変調器23の出力がMOSFETスイッチ7のゲートを制御する。

【0019】パルス幅変調器23は、MOSFETスイッチ7に対して、比較回路22による交流電圧検出回路19の出力と乗算器21の出力との差信号に応じたデューティパルスを提供する。デューティパルスは、入力交流電圧及び直流負荷電圧の変動に対して一定周期で連続的に補償するパルス幅制御信号である。このような構成により、交流電流波形が交流電圧波形に一致するように制御される。

【0020】この発明では、直流電圧検出回路14により得られる直流出力に比例した信号により、交流電流検出回路20で得られる交流電流相似信号を乗算器21により減衰制御する。この減衰制御された交流電流相似信号と、交流電圧検出回路19で得られる交流電圧相似信号とを比較回路22により比較する。比較回路22により得られる誤差出力は、パルス幅変調器23の駆動を制御する。パルス幅変調器23は、上記誤差出力に応じたデューティのパルスを出力する。このパルス出力がAC/DCコンバータ部のMOSFETスイッチ7を制御する。

【0021】電力変換の作用は次のようである。MOSFETスイッチ7の導通時に、昇圧コイル3に、入力電圧に比例したエネルギーを蓄え、スイッチ7が非導通のときに昇圧コイル3に蓄えたエネルギーを出力コンデンサ5に放出する。このエネルギー伝達作用が電力伝達を行っている。エネルギーを蓄える時と、放出する時に、同じ大きさの回路電流が流れ、これが入力交流電流となる。

【0022】すなわち、整流器2の端子2b側に接続された抵抗8には、上記入力交流電流が流れる。従って、抵抗8の端子2b側の端部において入力交流電流に比例した波形が得られ、これを交流電流検出回路20により第1の信号として取り出し、乗算器21により減衰あるいは増幅して交流電流相似波形を得る。

【0023】一方、整流器2の出力と昇圧コイル3の間

には全波整流された交流電圧が発生しているので、交流電圧検出回路 19 により、交流電圧相似波形の第 2 の信号を得る。

【0024】交流電流検出回路 20 で得られた交流電流相似波形の第 1 の信号は乗算器 21 に入力される。この乗算器 21 を制御するのは、直流電圧検出回路 14 の出力信号（第 3 の信号）である。乗算器 21 の出力（第 4 の信号）は比較回路 22 の一方入力である。

【0025】比較回路 22 で、交流電流相似波形の第 4 の信号と、交流電圧相似波形の第 2 の信号を比較して第 5 の信号を得る。この第 5 の信号がパルス幅変調器 23 の電圧信号を制御する。パルス幅変調器 23 の電圧信号（第 6 の信号）は、一定周波数において変化するデューティパルスとなり、MOSFET スイッチ 7 のオン／オフを制御する。

【0026】従って、上記交流電流相似波形の第 4 信号と交流電圧相似波形の第 2 信号が一致するように、MOSFET スイッチ 7 のオン／オフが制御されるので、交流入力電流は交流入力電圧と相似することになり、力率が限りなく 1 に近づくことになる。これにより、高調波電流を減少させる。同時に、直流出力は基準電圧に比例した値になるように制御されるので、安定した直流電圧となる。

【0027】なお、上記パルス幅変調器 23 の電圧信号（第 6 の信号）は、力率改善を目的とする平滑用のコンデンサ 5 への交流入力へのチョッピング制御信号であるので、上記一定周波数は、当然、交流入力 1 の周波数より大きい。

【0028】また、このパルス幅変調器 23 の電圧信号（第 6 の信号）は、外部からの一定の周波数信号に同期させると好ましい場合がある。例えば、電源波形をモニターでディスプレイする場合、その水平走査周波数とこのパルス幅変調器 23 の電圧信号を同期させる。これにより、水平走査のブランキング期間に MOSFET スイッチ 7 におけるスイッチングノイズを挿入することができ、スイッチングノイズの影響でディスプレイが乱れることはない。

【0029】図 2 は、この発明の第 2 の実施形態に係る構成を示す回路ブロック図であり、図 1 の変形例を示している。図 1 の構成に比べて、交流電圧検出回路 20 の入力が、整流器 2 の入力間に接続している点が異なる。その他の構成は図 1 と同様である。

【0030】上記構成によっても、図 1 の構成と全く同様の動作が実現でき、図 1 の構成と同様の効果が得られる。なお、上記 2 つの実施形態において乗算器 21 は減衰作用を主に示したが、入力交流電圧が小さい場合、増幅動作も可能である。

【0031】上記各実施形態の構成によれば、直流出力電圧を検出し、基準電圧と比較して得られる第 3 の信号に応じ、入力交流電流を検出した第 1 の信号を減衰また

は増幅して入力交流電流波形に相似した第 4 の信号を得る。この第 4 の信号と入力交流電圧波形に相似した第 2 の信号とを比較し、その誤差出力として第 5 の信号を得る。第 5 の信号で、コンバータ部へのパルス幅制御を行う第 6 の信号を生成する。デューティ制御パルスとなった第 6 の信号により分路スイッチが切り換えられ、入力交流電流が入力交流電圧に相似するように働き、入力電力の力率を限りなく 1 に近づけ、入力高調波電流を削減する。

【0032】さらに、この発明では、起動時や無負荷状態において、入力交流電流はほぼゼロで入力交流電流検出ができなくても、パルス幅制御を行う制御信号は、入力電圧に比例したものとなる（電圧の 1 乗特性）。この場合、出力電圧は入力電圧に依存したものとなり、出力電圧は安定度がよい。

【0033】すなわち、従来の図 5 の構成の技術では、図 4 に示すように、直流出力 V_o は、乗算器 11 に入力される電圧系を x 、 z 、比較回路 12 への電流系を y とすると、 $V_o = K(z \cdot ax + by) \dots (1)$ と表わすことができる。

【0034】起動時や無負荷時を考えると、負荷電流はゼロであるので、上記 (1) 式において、電流 $y = 0$ とおくと、

$$V_o = K \cdot z \cdot ax \dots (2)$$

となり、出力電圧が入力電圧と出力電圧の積で決まる電圧の 2 乗特性となり、不安定な回路となり、起動時などは、安定するまで動作を待機したり、ダミーの負荷を接続する等の方策が必要である。

【0035】これに対して、本発明の構成の技術の図 1 や図 2 では、図 3 に示すように、直流出力 V_o は、乗算器 21 に入力される電流系 y 及び電圧系 z 、比較回路 22 への電圧系 x となるから、

$$V_o = K(z \cdot ay + bx) \dots (3)$$

と表わすことができる。

【0036】起動時や無負荷時を考えると、負荷電流はゼロであるので、上記 (3) 式において、電流 $y = 0$ とおくと、

$$V_o = K \cdot bx \dots (4)$$

となり、出力電圧が入力電圧のみに依存している（電圧の 1 乗特性）。つまり、本発明の回路構成によれば、起動時や無負荷時の条件において、回路の関数が単純であり、安定性に優れている。これにより、起動時や無負荷時の上記従来の方策も必要ない。

【0037】上述のようにこの発明によれば、起動時や無負荷状態において、入力交流電流はほぼゼロで入力交流電流検出ができなくても、入力交流電流が入力交流電圧に一致させるようにするためのパルス幅制御を行う制御信号は、入力電圧に比例したものとなる。よって、出力電圧は入力電圧に依存したものとなり、出力電圧は安定度に優れる。

【0038】

【発明の効果】以上、説明したようにこの発明によれば、起動時や無負荷時の条件においても安定した直流電圧出力が可能で、かつ、入力電流の高調波歪みを抑圧し、力率を限りなく1に近付ける電力変換回路を提供することができる。

【図面の簡単な説明】

【図1】 この発明の第1の実施形態に係る昇圧型AC/DCコンバータを示す回路ブロック図。

【図2】 この発明の第2の実施形態であり、図1の構成の変形例を示す回路ブロック図。

【図3】 この発明の効果の一つを説明するための制御動作に関するブロック概念図。

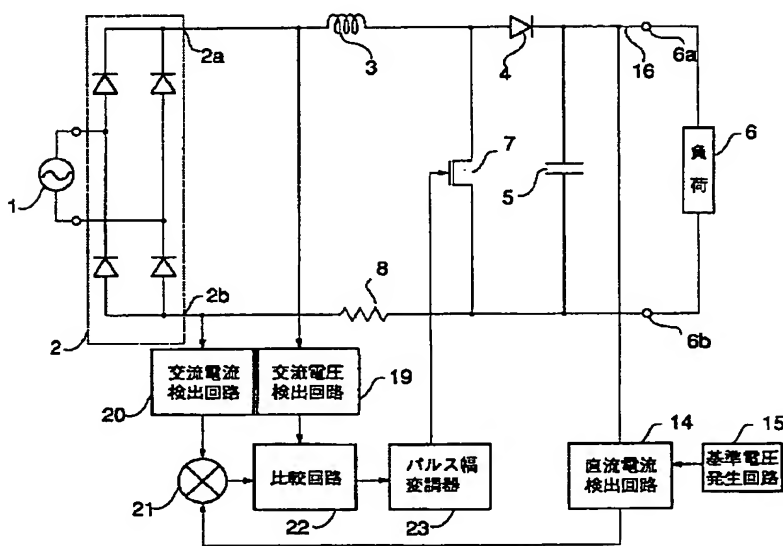
【図4】 図3に比較して説明するための図5の従来技術の制御動作に関するブロック概念図。

【図5】 従来の昇圧型AC/DCコンバータを示す回路ブロック図。

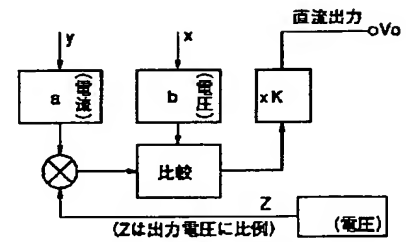
【符号の説明】

- 1…交流入力
- 2…整流器
- 3…昇圧コイル
- 4…ダイオード
- 5…出力コンデンサ
- 6…直流負荷
- 7…電流分路スイッチ (MOSFETスイッチ)
- 8…抵抗
- 14…直流電圧検出回路
- 15…基準電圧発生回路
- 16…直流出力端子
- 19…交流電圧検出回路
- 20…交流電流検出回路
- 21…乗算器
- 22…比較回路
- 23…パルス幅変調器

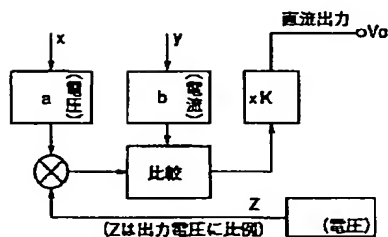
【図1】



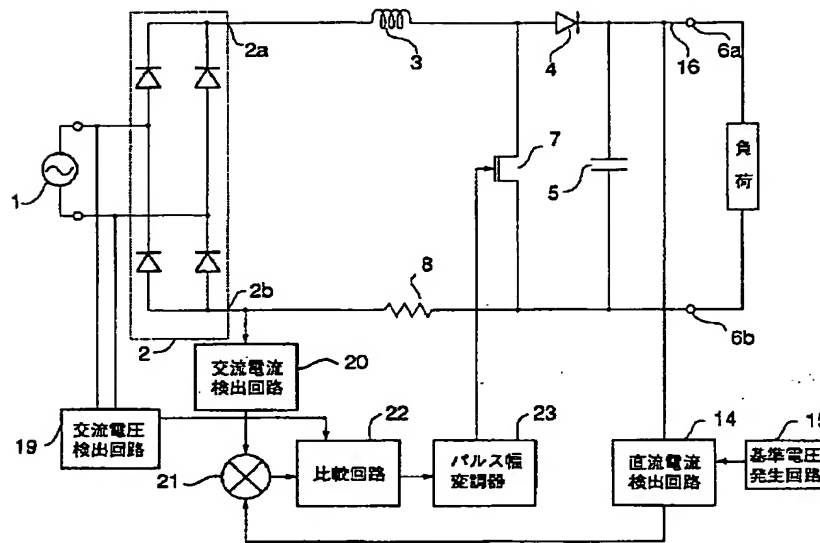
【図3】



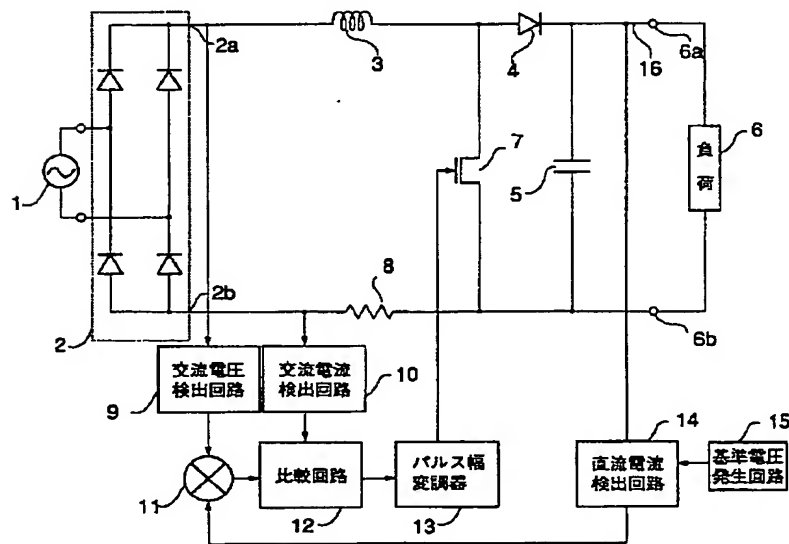
【図4】



【図2】



【図5】



フロントページの続き

(72)発明者 岡田 利光
東京都港区新橋3丁目3番9号 東芝エ
ー・ビー・イー株式会社内

Fターム(参考) 5H006 AA02 CA02 CA07 CB01 CB03
CC02 CC08 DA02 DA04 DC02
DC05
5H730 AA18 BB14 BB57 CC04 DD04
FD01 FD11 FD41 FG05